

Experiência 3: Transistores e Circuitos Reguladores

Nesta experiência será feito um estudo de transistores operando em duas configurações: como amplificador polarizado por divisor de tensão, e como seguidor de emissor em uma fonte regulada por Zener.

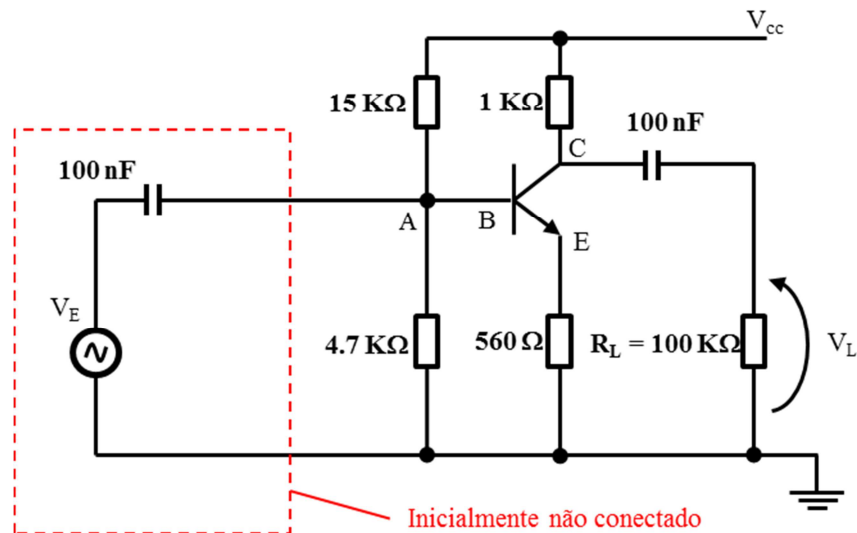


Figura 9 – Esquema de circuito amplificador transistorizado

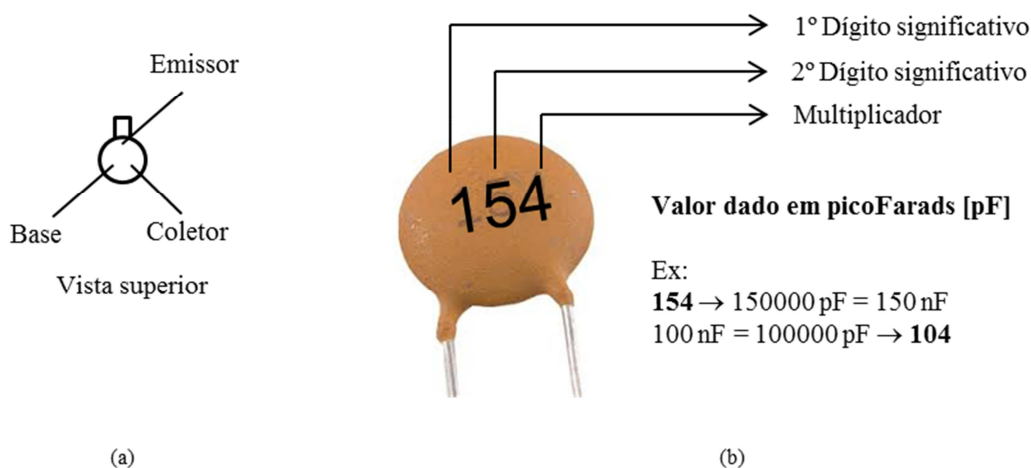


Figura 10 – (a) Pinagem do transistor NPN, visto de cima e (b) código de valores para capacitores cerâmicos.

Atividade 1 (rel)

- Monte o circuito esquematizado na Figura 9, inicialmente sem o gerador de sinais.
- Calcule e meça as tensões VCE, VBE e VCB no transistor.
- Calcule e meça a tensão no ponto A ignorando a corrente de base.
- Conecte o gerador de sinais no circuito, como mostrado na Figura 9.
- Ajuste o sinal de entrada (V_E , fornecido pelo gerador de sinais) em frequência de 1 kHz e amplitude 1 Vpp, offset zero. Nestas condições, calcule o ganho teórico do circuito (relação entre amplitude de tensão de entrada e tensão na carga).
- Nas mesmas condições, meça e desenhe gráficos para a tensão (V_L) sobre a carga R_L , e obtenha o ganho do circuito. O ganho experimental se aproxima do ganho teórico? Quais podem ser os erros na modelagem?
- Considere agora o mesmo circuito, mas com sinal de entrada em frequência de 100 kHz e amplitude 1 Vpp. Obtenha o ganho. O que mudou? (não há necessidade de desenhar o gráfico)

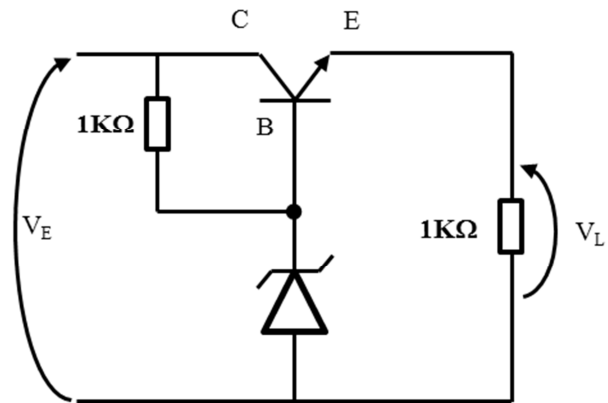


Figura 11 – Regulador série transistorizado

Atividade 2 (rel)

- Monte agora o circuito esquematizado na Figura 11. Utilize um Zener de 12 V, I_{zmin} de 5 mA. Qual seria o valor esperado de regulação de entrada, isto é, qual seria a tensão máxima V_L esperada?
- Confirme a regulação de entrada, utilizando valores de 5, 7, 9, 11, 13, 15, 17, 19, 21, 23, 25 V para V_E . Anote as tensões de saída na tabela 5.

V_E	5	7	9	11	13	15	17	19	21	23	25
V_L											